

## 使用立錡的 RT8749A 系列最佳化你的風扇

### 摘要

立錡的 RT8749A 系列是採用數位設計關鍵參數的直流無刷風扇驅動 IC。

有許多設定參數會彼此影響。因此，若只考慮單一參數以調整風扇系統，可能會導致風扇系統的不穩定與錯誤的表現。

立錡建議在最佳化你的風扇系統時，使用全盤考慮的方式，而不是用單一參數逐一決定的方式。本應用須知內容包括了，數位直流無刷風扇驅動 IC 的理論基礎、微調方法和設計準則。

### 目錄

摘要.....	1
1. 直流無刷風扇系統介紹.....	2
2. 直流無刷風扇系統之評價方法.....	3
3. 直流無刷風扇系統調整設計工具.....	3
4. 直流無刷風扇系統之設計實例.....	4
5. 實驗結果與驗證.....	14
6. 總結.....	15
7. 附錄.....	16

## 1. 直流無刷風扇系統介紹

直流無刷風扇（Brushless DC Motor）是指沒有電刷的直流風扇。其結構為永久磁鐵及線圈，永久磁鐵是轉子，線圈是定子。

透過線圈輸入不同方向的電流，輪流開關。當磁鐵與線圈形成的推力減弱時，改變電流方向來保持推力。

與傳統有刷式直流電動機相比，無刷式較為安全和可靠。有刷風扇通連續工作壽命在幾百到一千多個小時，到達使用極限就需要更換碳刷，不然很容易造成軸承的磨損，因此其保養成本較高。

直流無刷風扇系統藉由霍爾開關來偵測換相點，其簡易基礎電路如下：

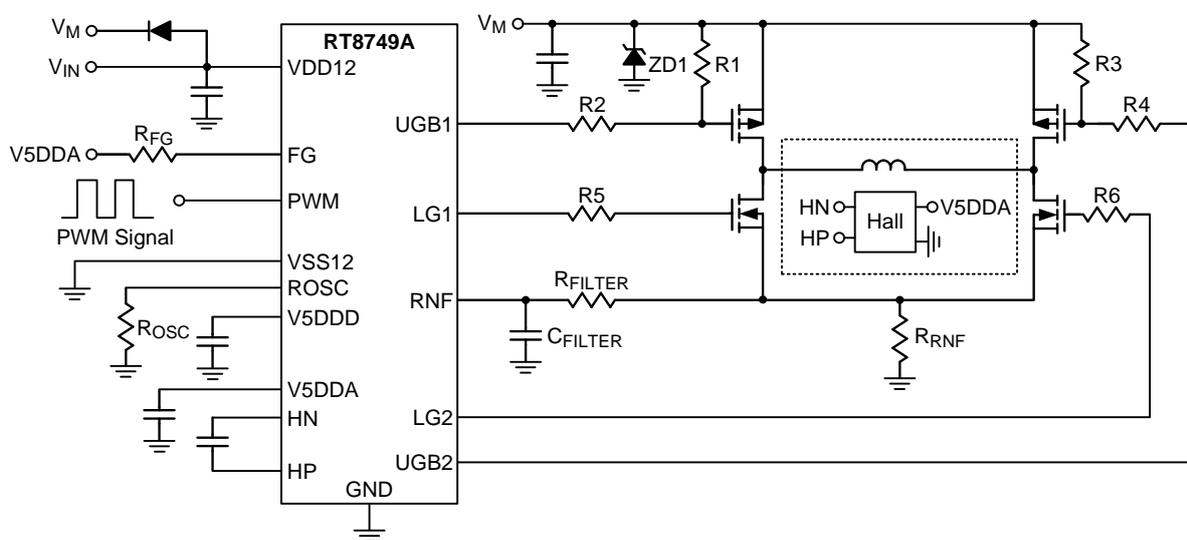


圖 1. RT8749A 應用電路圖

$V_{IN}$  為輸入電壓， $V_M$  為風扇電壓。因  $V_M$  會受到風扇感應電動勢影響使其會大於  $V_{IN}$ ，為了避免傷害 IC，使用二極體來區隔電壓。

圖 1 右側虛線方框為風扇的等效電路，電感代表風扇線圈的電感，霍爾開關提供 RT8749A 驅動 IC 換相訊號。

$R_{RNF}$  電阻提供限流功能，以免在風扇剛啟動時，感應電動勢為 0 的大電流燒毀 MOSFET。

圖 1 的例子中我們推薦使用下表之參數：

參數	建議值
Supply Voltage, VDD12	5.8V to 15V
PWM to GND	AMR 20V
FG to GND	AMR 20V
UGBx to GND	AMR 20V
Other Pins	AMR 6V

表 1. RT8749A 建議操作電壓

## 2. 直流無刷風扇系統之評價方法

一個好的風扇系統，其定義應該為：擁有好的散熱能力，以及低的噪音。

好的散熱能力，撇開風扇設計等因素，對風扇驅動 IC 而言，散熱能力最直觀即是最高轉速的高低。

低的噪音，又區分為風扇啟動時之噪音、風扇運轉時之噪音、風扇震動造成機構共振之噪音等，每個主題都可獨立為一門學問來研究。

本分技術文件將分享如何設計電路與參數，來提高最高轉速，降低啟動噪音之方法。

## 3. 直流無刷風扇系統調整設計工具

立錡的 RT8749A 提供客戶一套設計工具，透過該工具使用者將可以調整關鍵參數，其介面如下：

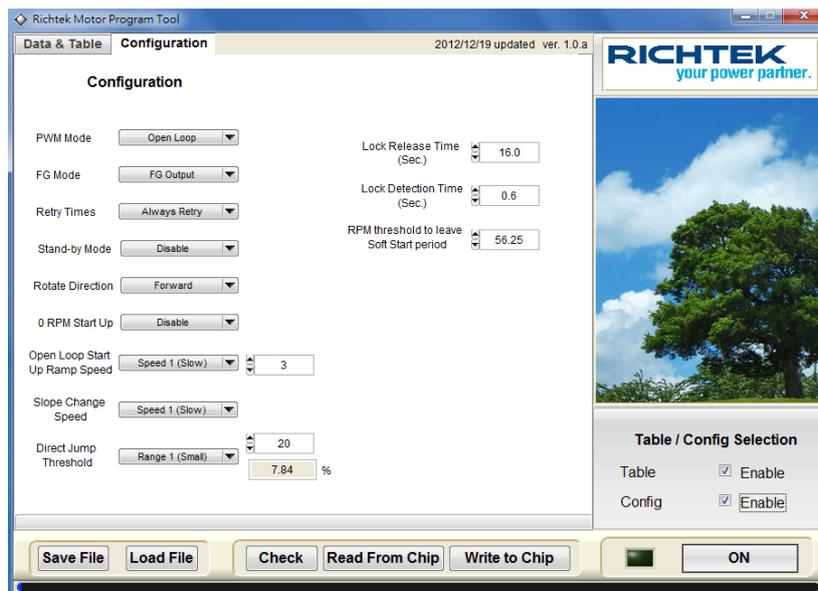


圖 2. RT8749A 可調參數設定畫面

透過此工具軟體，使用者可以將風扇系統之關鍵參數燒錄至 RT8749A IC 中。在後續的設計風扇實務中，我們需要進行的動作，包括調整 Dead Time、Lock Release Time、Open Loop / Close Loop Ramp Up Speed 等關鍵參數，皆須透過此工具軟體進行燒錄。此工具詳細操作方法請向立錡的 FAE 工程師索取相關說明文件。

### 4. 直流無刷風扇系統之設計實例

在此段落我們將開始設計一個風扇，立錡推薦使用以下步驟進行設計：

1. 風扇 dead time 設計。
2. 決定輸入電容。
3. 風扇轉速設計。
4. 風扇起轉速度設計。
5. 風扇 Lock 機制設計。
6. 風扇 TVS 保護挑選。

其設計流程圖如下：

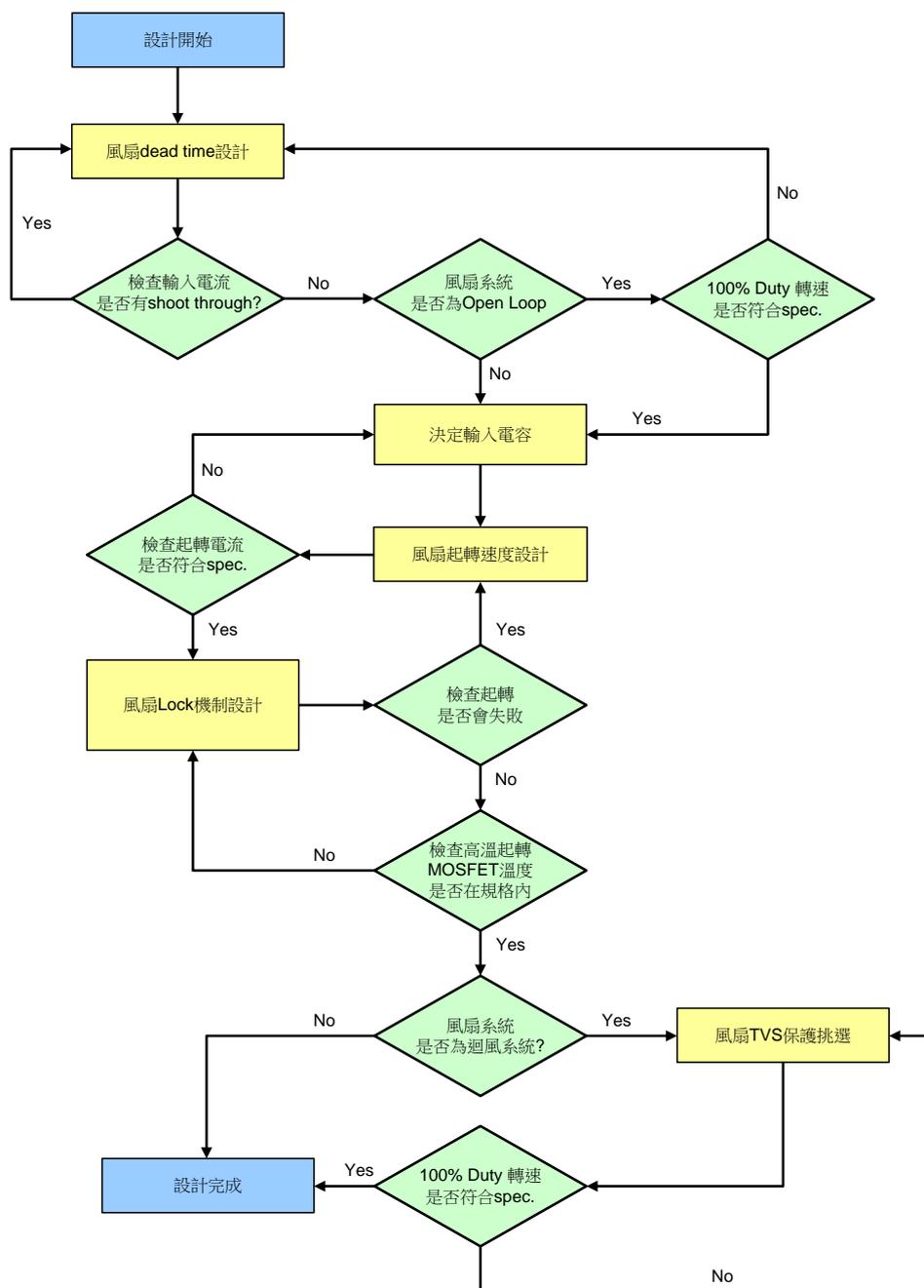


圖 3. RT8749A 設計流程圖

由風扇 dead time 開始設計，決定 dead time 後進行系統的驗證。若無問題則可進行輸入電容值與起轉速度的設計。當這兩個設計完成，需檢查起轉電流是否符合客戶的規格，調校兩者直到符合規格後，方可進行 Lock Detection Time & Lock Release Time 的設計。

透過調整 Lock Detection Time 時間，確保風扇可在所有電壓範圍內皆可成功起轉，並搭配 Lock Detection Time 時間來設計 Lock Release Time。最後，若是一迴風系統風扇，我們還需要進行迴風狀態下，風扇轉動中啟動的 TVS 保護設計。

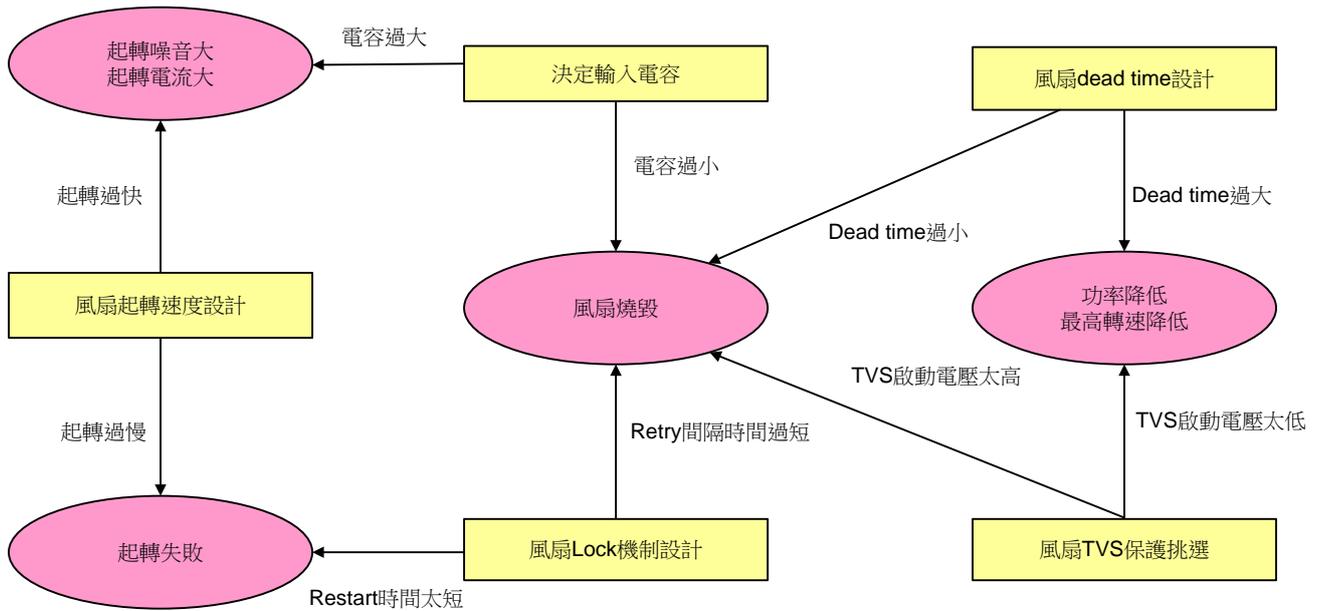


圖 4. RT8749A 系統異常與設計相關圖

上圖列出了系統異常狀態之關係圖。若使用者發現風扇系統異常，可透過上表來回溯是哪個設計環節出現了問題。

#### 4-1. 風扇 dead time 設計

當使用 RT8749A 時，由於挑選的外部 MOSFET 其導通時間、電容充電時間不盡相同，因此 Dead Time 的挑選變成一個很重要的一件事情。

我們以單一上下橋來看，其電路如下圖：

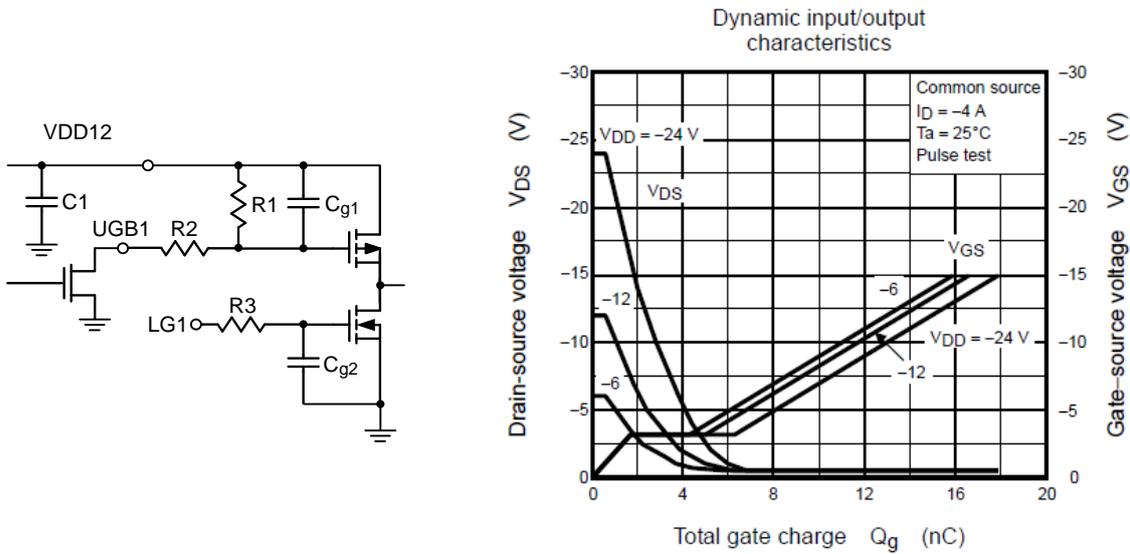


圖 5. (左) RT8749A MOSFET 半橋電路圖

圖 6. (右) MOSFET Gate Charge vs. Drain-Source Voltage

由上圖電路，我們可推導出如下兩式：

$T_{U\_gate\_dead\_time\_falling}$  (Min.):

$$\sim C_{g2} R_3 \ln \left[ \frac{V_{DD12}}{V_{DD12}-Y} \right] (1-A-B) + C_{g1} R_1 \ln \left[ -\frac{R_1+R_2}{R_1 V_{DD12}} X \right] (1+A+B) \quad (1)$$

$T_{U\_gate\_dead\_time\_falling}$  (Max.):

$$\sim C_{g2} R_3 \ln \left[ \frac{V_{DD12}}{V_{DD12}-Y} \right] (1+A+B) + C_{g1} R_1 \ln \left[ -\frac{R_1+R_2}{R_1 V_{DD12}} X \right] (1-A-B) \quad (2)$$

其中 P-Ch Turn On voltage  $V_{gs} = X$  (V)、N-Ch Turn On voltage  $V_{gs} = Y$  (V)。電阻誤差為 A (%), 電容誤差為 B (%)。詳細推導過程讀者可參閱本文件之附錄。

藉由此算式，我們在此提供一個設計步驟：

1. 由 Datasheet 提供的 Total Gate Charge vs. Gate-source voltage 圖表，可挑選出 P-Ch Turn On voltage  $V_{gs} = X$  (V)，N-Ch Turn On voltage  $V_{gs} = Y$  (V)。
2. 使用電阻誤差為 A (%), 電容誤差為 B (%).

3. 當 UGB1 內部 MOSFET 打開時，其瞬間電流流入 UGB1 需  $< 50\text{mA}$  (參照 RT8749A Datasheet)。可列出

$$V_{DD12}(\text{peak}) / R_2 \leq 50\text{mA} \quad (3)$$

$$\text{可算出 } R_2 \geq V_{DD12} / 50\text{mA} \quad (4)$$

4. 要使上橋 MOSFET 打開，則須  $V_{g1} - V_{DD12} \leq X$ 。可列出  $\frac{-R_1 V_{DD12}}{(R_1 + R_2)} \leq X \quad (5)$

$$\text{可算出 } R_1 \geq \frac{-R_2 X}{V_{DD12} + X} \quad (6)$$

5. 挑選電容  $C_{g1}$ ,  $C_{g2}$  使  $T_{U\_gate\_dead\_time\_rising}(\text{Min.})$  和  $T_{U\_gate\_dead\_time\_falling}(\text{Min.})$  大於  $-3.75\mu\text{s}$ 。(RT8749A 最大 dead time 調整範圍。)

RT8749A 允許客戶透過軟體設置 dead time 參數，設定範圍為  $0.25\mu\text{s} \sim 3.75\mu\text{s}$ 。

公式為：實際系統 dead time = IC dead time + MOSFET 設計 dead time，故可推得可容許的 MOSFET 設計 dead time 最小為  $-3.75\mu\text{s}$ 。

舉例而言，我們選用 TPCP8404 這顆 P-MOSFET + N-MOSFET 晶片進行實際設計。注意，在此過程中輸入電容尚未決定，建議進行 Dead time 設計時，可以先使用一較大的合適電容，以免 IC 運轉時換相電壓過大而燒毀，待下一步驟再來進行仔細計算。以筆者的經驗，12V 系統可先採用  $47\mu\text{F}$ ，24V 系統採用  $100\mu\text{F}$ 。

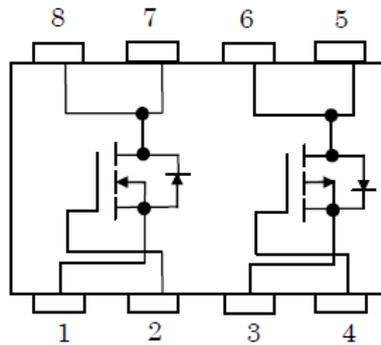


圖 7. TPCP8404

1. 其 P Channel 的 Gate threshold voltage =  $-5\text{V}$  (故意設定比 Datasheet 高以保證 Turn On)，N Channel 的 Gate threshold voltage =  $5\text{V}$ 。

2. 使用電阻誤差為 5 (%)，電容誤差為 20 (%)。

3. 挑選 12V，換項時尖峰電壓 24V 的應用，則  $R_2 \geq 24 / 0.050 = 480 \quad (7)$ ，挑選  $600(\Omega)$ 。

$$4. R_1 \geq \frac{-600 \times -5}{12-5} = 215 \quad (8)$$

，挑選  $600(\Omega)$ 。

5.  $C_{g2}$  使用 MOSFET 內建電容  $190\text{pF}$ 。

6. 試算可得： $C_{g1} = 2\text{nF}$ ， $R_3 = 5\text{k}\Omega$ ， $T_{U\_gate\_dead\_time\_rising} = 470 \sim 1000(\text{ns})$ ， $T_{U\_gate\_dead\_time\_falling} = 330 \sim 520(\text{ns})$ 。

接下來藉由將 RT8749A 的數位 dead time 由高慢慢降低，檢查輸入電流變化，以最佳化 dead time 設計。

## 4-2. 決定輸入電容

當風扇換相時，因電感的電流連續性，導致電感電流需要一段時間才會換相。

在電感電流換相前，上橋 MOSFET 打開，則電流會流到輸入端。

大量電流的流入，將導致輸入電壓提高。

如何挑選一個適當的電容量，使得輸入電壓不會超過 RT8749A 的耐壓是我們這段的目的。

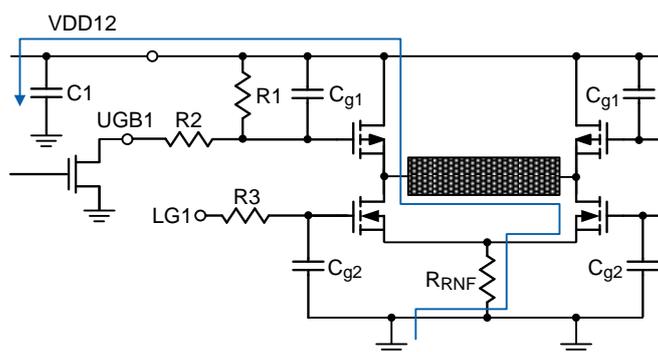


圖 8. 換相電流使輸入電壓升高之電流路徑圖

$T = 0$  時，能量  $L$ :  $\frac{I_{peak}^2 L}{2}$ ，能量  $C$ :  $\frac{V_{ini}^2 C}{2}$

因此當  $L$  電流為 0 時，約花費  $t$   $\mu s$ ， $C$  能量為：

$$\frac{V_{ini}^2 C}{2} + \frac{I_{peak}^2 L}{2} - \frac{I_{peak}^2 R}{2} t = \frac{V_{peak}^2 C}{2} \quad (9)$$

其中  $R$  為藍色電流路徑上的電阻，主要由風扇阻值所貢獻。

$$V_{peak} = \sqrt{V_{ini}^2 + I_{peak}^2 \left( \frac{L-Rt}{C} \right)} \quad (10)$$

$$C = \frac{I_{peak}^2 (L-Rt)}{V_{peak}^2 - V_{ini}^2} \quad (11)$$

舉例而言， $V_{peak}$  希望最大 20V，操作電壓 12V， $L = 2mH$ ， $R = 10\Omega$ ， $t$  約  $20\mu s$ ， $I_{peak} = 1.2A$ 。則  $C$  應挑選約  $10\mu F$ 。

4-3. 風扇轉速設計

RT8749A 是一個可以選擇閉迴路或開迴路的馬達驅動晶片  
其 Output Duty 解析度為  $100\% / 128 = 0.78\%$ ，呈現線性分佈，如下圖：

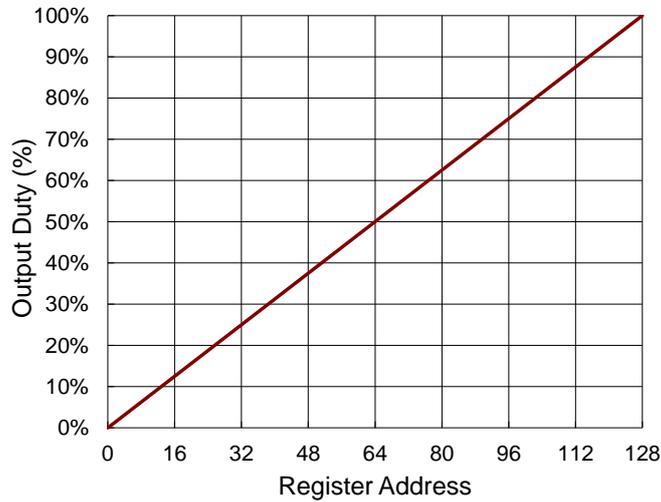


圖 9. 位址與輸出 Duty 對照圖

假設風扇轉速對上 Output Duty 為線性關係，則可舉一例如下表：

Output Duty(%)	轉速(RPM)
100%	10000
99.22%	9922
98.44%	9844

表 2

但實際上 RT8749A 輸出的 Duty，並非使用者輸入的 PWM Duty。  
其原因為: Driver Dead Time。  
如下圖，理想輸出 Duty 因被 Dead Time 佔掉的關係，其實際輸出 Duty 會比理論值略小。

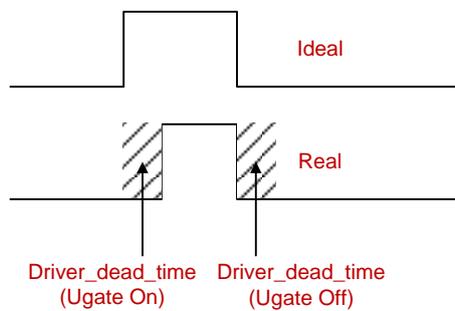


圖 10. 設定之輸出 Duty 與實際之輸出 Duty 比較圖

因此實際上表 2 需表示為下表 3：

User Input Duty(%)	Real Output Duty(%)	轉速(RPM)
100%	100%	10000
99.22%	95.32% (Dead Time 佔掉)	9532
98.44%	94.54% (Dead Time 佔掉)	9454

表 3

使用者在設計轉速曲線前，需明白 RT8749A 其開迴路曲線，99.22%~100%間的轉速落差會比其他 Duty 還大。

此現象也影響到閉迴路的設計。

讓我們回憶一下 RT8749A 做為閉迴路的使用狀況：

RT8749A 分析 FG 訊號，轉換成轉速資訊，若轉速比目標值低，則會提高 Output Duty；若轉速比目標值高，則會降低 Output Duty。

以表二作為例子，當使用者鎖定轉速界於 9532~10000RPM 間時，舉例而言鎖定 9700RPM，則風扇的輸出將在 95.32%~100%間跳動。

假設此為 0.6A 電流風扇，使用者將會在輸入端看到 24mA 的電流跳動。

除此之外，將近 500RPM 的轉速落差，在應用上也會明顯感受到忽大忽小的風切。

為了避免此現象發生，工程師在挑選風扇時，需依照客戶的規格，來挑選風扇的最高轉速，以避開此應用區段。

我們在此提供一個設計步驟：

1. 拿到試產的風扇後，使用開迴路記錄 99.22%的轉速，其值為 X (RPM)
2. 風扇設計公差約 10%，可使用的轉速區間為 0 (RPM) 到 X \* 90% (RPM)

舉例：客戶需求 6000 RPM 以下可控，量產公差 10%，99.22%的開迴路轉速為 6700RPM，則工程師設計風扇轉速範圍為 0 (RPM) ~ 6030 (RPM)。

風扇挑選後，我們就可依照客戶需求來設計風扇的閉迴路 PWM 轉速曲線。

當您在填閉迴路轉速曲線時，有個技巧：填入一個風扇到達不了的轉速，代表 RT8749A 會一直增加 Output Duty 試圖追到該轉速，最終使其輸出 Output Duty 100%。

雖然最終轉速都是 Duty 100%，但填入越大的值，風扇 Duty 變化越快，因此可利用此技巧微調 0% Duty 到 100% Duty 的起轉速度。

下圖為一設計範例：客戶需求 6000RPM 全速，6030RPM 以下可控，當輸入 Duty > 4%後，則使風扇全轉速運轉。

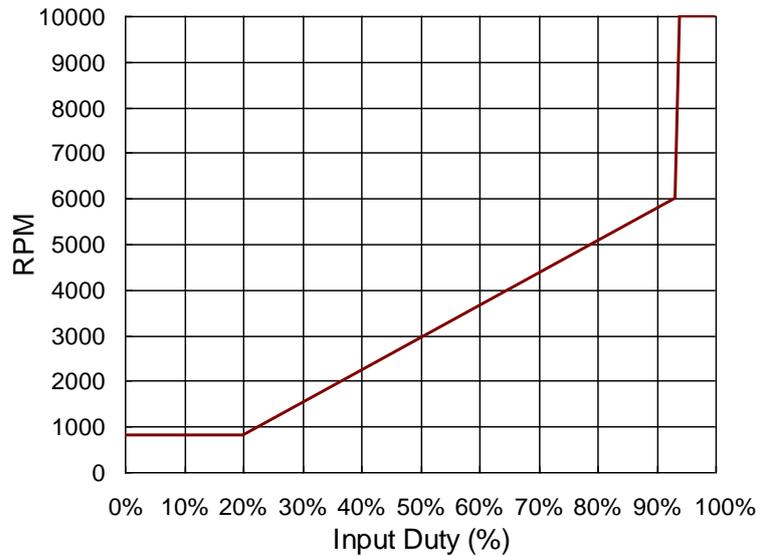


圖 11. 實際轉速設計範例圖

#### 4-4. 風扇起轉速度設計

工程師在設計風扇時，常遇到的規格就是：風扇由 0% 到達全速 100%，花費 X 秒。RT8749A 提供工程師可微調轉速變化速度。

在閉迴路中，起轉速度受到底下幾個因素影響，依影響程度由大到小排列：

1. 最終轉速，即 100% 時“欲鎖定”的轉速。
2. 離目標轉速尚遠時使用的 Gain (Close loop far ramp speed)。
3. 閉迴路轉速差距尚遠到接近之判斷門檻 (Close loop far to near threshold)。
4. 接近目標轉速時使用的 Gain (Close loop near ramp speed)。
5. 起轉時使用的 Gain (Close loop start-up ramp speed)。
6. 脫離 Soft Start 之轉速判斷門檻 (RPM threshold to leave Soft Start period)。

RT8749A 的轉速變化公式為：

$$\text{Duty 變化量} = \text{Gain} * (\text{目標轉速} - \text{目前轉速})$$

在起轉時，目標全轉速為 6000RPM 的風扇，和目標全轉速為 12000RPM 的風扇，可預期前者每次 Duty 變化的量為後者的一半，則其到達 100% 的時間前者為後者的兩倍。

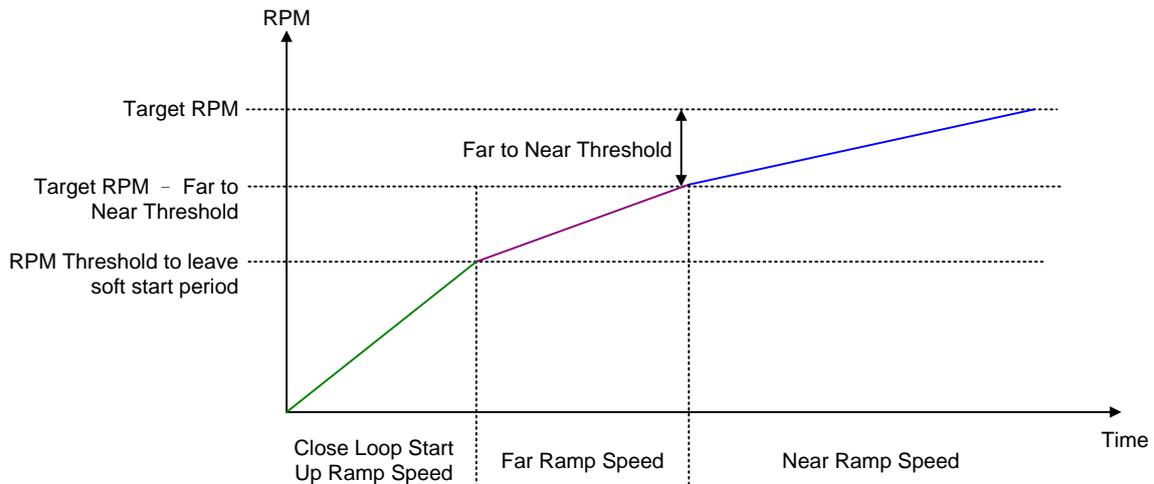


圖 12. 起轉時不同加速度曲線與參數相關示意圖

前述公式中提到的 Gain，會隨著不同情況而有變化。主要可分為三種：

1. Close loop start-up ramp speed。
2. Close loop far ramp speed。
3. Close loop near ramp speed。

其中比重佔最大的為 Close loop far ramp speed，一般調整到達全速 100% 花費時間，最先調整的就是這個項目。若 Close loop far ramp speed 仍不能達到需求，可試著調整剩餘兩項。

當調整完成後，請檢查幾個風扇特性：

1. 風扇是否到達全速後，電流會忽大忽小，直到若干秒後才穩定。
2. 風扇是否起轉電流過大。
3. 風扇啟動是否不良。

狀況 1 代表 Close loop near ramp speed 太大或是 Close loop far to near threshold 太小，導致風扇轉速變化太快，轉速衝過頭又減速過頭。可優先減少 Close loop near ramp speed，若效果不大，則再調整 Close loop far to near threshold。

狀況 2 代表 Close loop start-up ramp speed 太大，請降低其速度以符合規範。

狀況 3 代表 Close loop start-up ramp speed 太小，請提高其速度以利起轉。若同時發生狀況 2 及狀況 3，請減小 Close loop start-up ramp speed 並增加 Lock Detection Time，讓其起轉速度變慢以降低電流，但同時把判斷是否 Lock 的時間往後延長，以免誤判 Lock。

判定 Lock 的機制如下圖：

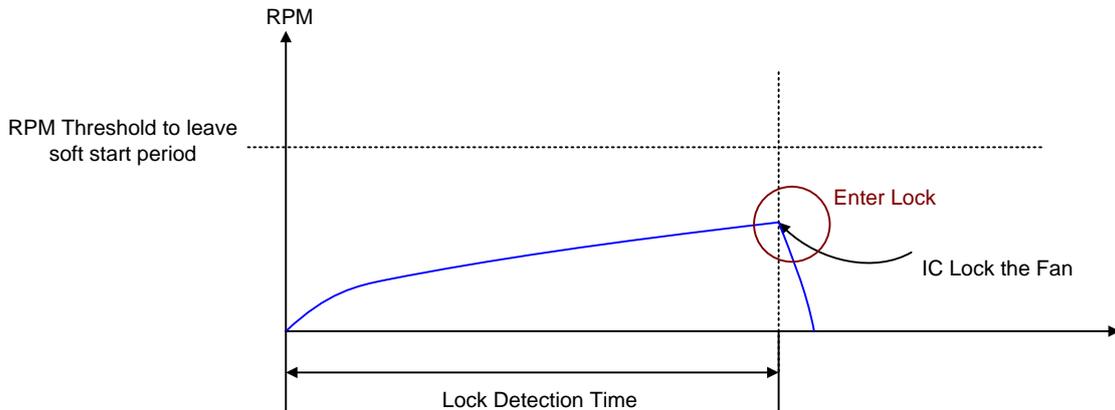


圖 13. 起轉 Lock 示意圖

#### 4-5. 風扇 Lock 機制設計

風扇處於 Lock Detection Time 時，會試圖將風扇由靜止啟動。此時由於沒有反電動勢，大電流通過將會導致 MOSFET 發熱。

若設定的 Lock Release Time 休息時間不足，導致熱累積，則會使晶片的過溫度保護機制啟動，導致重啟動失敗。

風扇 Lock 機制一般都是 1:10。即 Lock Detection Time : Lock Release Time = 1:10。後者所佔比例隨著風扇電流增加而增加。

因此我們挑選適宜的 Lock Detection Time (約 0.6sec~1sec)，使風扇可以順利起轉，再把 Lock Release Time 設定為 10 倍的 Lock Detection Time 開始著手設計。

若客戶要求的 Lock Detection Time 規格較原設計大，則可直接放大至規格，並不會造成任何設計上的不良。反之若客戶要求的 Lock Detection Time 較小，則要驗證此設計是否可行：請把風扇用膠帶 Lock 住，並放入應用環境溫度最高溫中，觀察風扇 Retry 時 MOSFET 的溫度，是否在 MOSFET 的容許規格內。

#### 4-6. 風扇 TVS 保護挑選

風扇在轉動中上電時，此時風扇為發電機，Retry 時晶片電壓會瞬間加上發電電壓，若此電壓太大將會導致晶片燒毀。

為了預防此現象，晶片有個保護機制：0RPM Start Up。若晶片針測到 HP、HN 有動作，將會停止啟動風扇。

此保護機制在有迴風的系統中不建議使用，因迴風會導致風扇持續轉動，二使風扇無法啟動。建議在此系統中使用 TVS 來進行過壓保護。

TVS 的導通電壓挑選原則是：只有在轉動中上電時啟動，而不在風扇換相時啟動。

因為前者是我們避不開且必須保護的應用情況，但後者是可透過增大電容來抑制的狀況。且風扇換相時啟動 TVS 保護，將會使能量無謂的消耗，導致風扇效率降低。

設計方法如下：

1. 無 TVS 狀態下，觀察 Diode 後風扇轉動中 MOSFET 受到的最大換相電壓 X (V)。
2. 挑選 TVS 啟動電壓為 X~20V 之間的電壓。
3. 若  $X > 20V$ ，代表輸入電容過小，請增加輸入電容。

## 5. 實驗結果與驗證

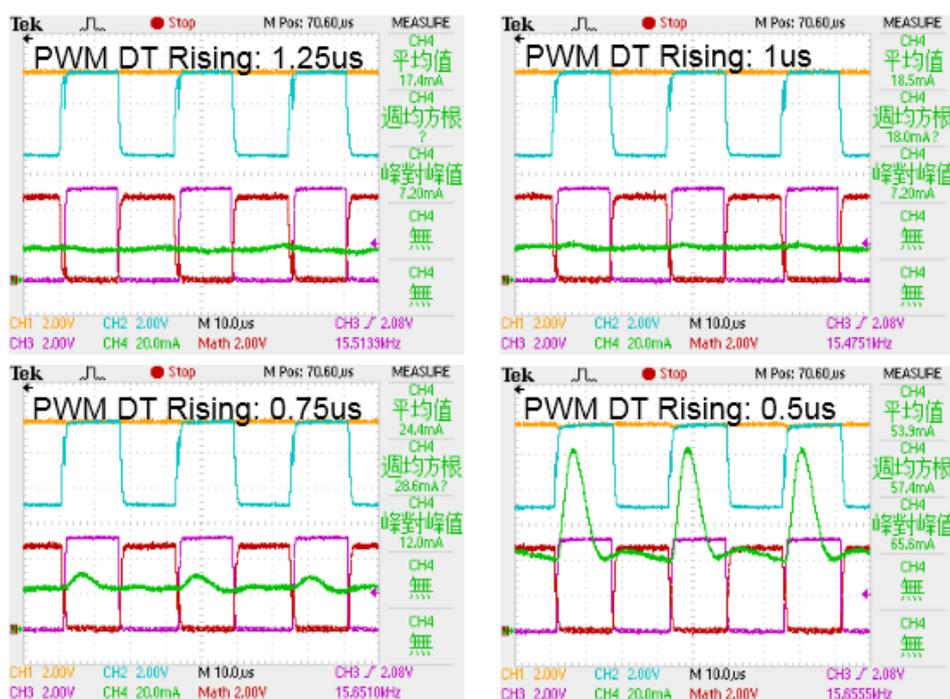


圖 14. 風扇設計驗證實驗波形圖 (1)

CH1 : VDD12 , CH2 : VUGB1 , CH3 : VLG1 , CH4 : Input Current , CHM : CH1-CH2 = VDD12-VUGB1  
 挑選 Dead Time = 1μs 避免系統發生 short through 現象。

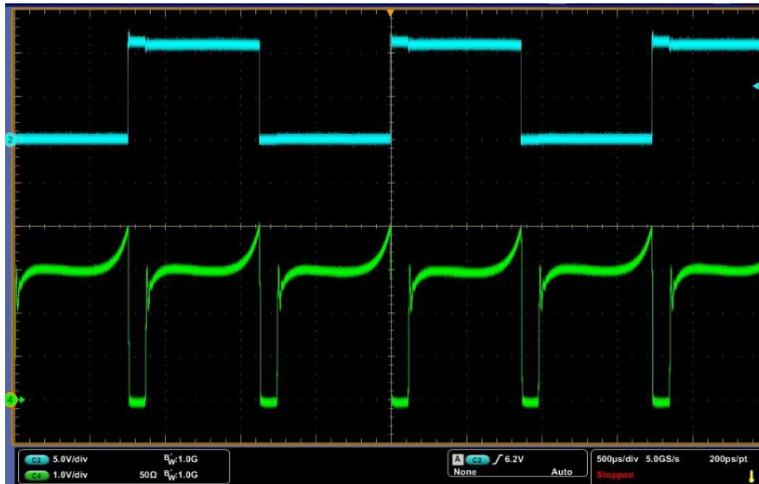


圖 15. 風扇設計驗證實驗波形圖 (2)

CH2 : OUT1 , CH4 : Input Current.

挑選 CIN 與 TVS，使 OUT1 最大電壓小於 20V。

## 6. 總結

此份應用文獻提供給工程師一份系統化的 RT8749A 之設計流程。包括了 Dead Time 的計算、應用電路元件的挑選以及關鍵參數的設計考量。

透過上述的計算搭配實驗，帶領使用者一步步完成風扇系統的設計，避開潛藏在暗處的系統隱患，並解說每個關鍵參數與元件挑選原因。

期許此應用文獻，能幫助工程師減少開發新風扇系統的困難度。

## 7. 附錄

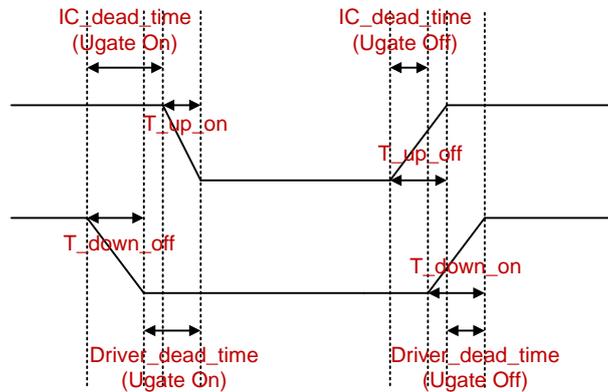


圖 16. RT8749A UGB1 pin & LG1 pin dead time state definition

### A、計算上橋導通和關閉時間：

P-Ch 導通電壓  $V_{gs} = X$  (V)，N-Ch 導通電壓  $V_{gs} = Y$  (V)。

當 UGB1 導通，可列出方程式：

$$\frac{dQ_{g1}}{dt} = \frac{V_{DD12} - V_{g1}}{R_1} - \frac{V_{g1}}{R_2} \quad (12)$$

$$Q_{g1} = C_{g1} \times V_{g1} \quad (13)$$

由 (12), (13) 化簡：

$$C_{g1} \times \frac{dV_{g1}}{dt} = \frac{V_{DD12} - V_{g1}}{R_1} - \frac{V_{g1}}{R_2} \quad (14)$$

$$C_{g1} \times \frac{dV_{g1}}{dt} = \frac{V_{DD12}}{R_1} - \frac{V_{g1}}{(R_1 \parallel R_2)} \quad (15)$$

可列成一階微分方程式：

$$\frac{dV_{g1}}{dt} + \left[ \frac{1}{C_{g1}(R_1 \parallel R_2)} \right] V_{g1} = \left[ \frac{V_{DD12}}{C_{g1}R_1} \right] \quad (16)$$

積分因子：

$$e^{\int \left[ \frac{1}{C_{g1}(R_1 \parallel R_2)} \right] dt} = e^{\frac{1}{C_{g1}(R_1 \parallel R_2)} t} \quad (17)$$

同乘積分因子：

$$e^{\frac{1}{C_{g1}(R_1 \parallel R_2)} t} \frac{dV_{g1}}{dt} + e^{\frac{1}{C_{g1}(R_1 \parallel R_2)} t} \left[ \frac{1}{C_{g1}(R_1 \parallel R_2)} \right] V_{g1} = e^{\frac{1}{C_{g1}(R_1 \parallel R_2)} t} \left[ \frac{V_{DD12}}{C_{g1}R_1} \right] \quad (18)$$

$$\frac{d \left( e^{\frac{1}{C_{g1}(R_1 \parallel R_2)} t} V_{g1} \right)}{dt} = e^{\frac{1}{C_{g1}(R_1 \parallel R_2)} t} \left[ \frac{V_{DD12}}{C_{g1}R_1} \right] \quad (19)$$

$$\int d\left(e^{\frac{1}{C_{g1}(R_1 \parallel R_2)}t} V_{g1}\right) = \int e^{\frac{1}{C_{g1}(R_1 \parallel R_2)}t} \left[\frac{V_{DD12}}{C_{g1}R_1}\right] dt \quad (20)$$

$$e^{\frac{1}{C_{g1}(R_1 \parallel R_2)}t} V_{g1} = \frac{(R_1 \parallel R_2)V_{DD12}}{R_1} e^{\frac{1}{C_{g1}(R_1 \parallel R_2)}t} + K \quad (21)$$

$$V_{g1} = \frac{R_2 V_{DD12}}{(R_1 + R_2)} + e^{\frac{-1}{C_{g1}(R_1 \parallel R_2)}t} K \quad (22)$$

(22) 代入初始值求解 Turn On 方程式：當  $t = 0$ ,  $V_{g1} = V_{DD12}$   
可解出方程式：

$$V_{g1} = \frac{R_2 V_{DD12}}{(R_1 + R_2)} + \frac{R_1 V_{DD12}}{(R_1 + R_2)} e^{\frac{-1}{C_{g1}(R_1 \parallel R_2)}t} \quad (23)$$

因此要達到 Turn On voltage  $\leq X$  (V)，所需時間為：

$$\frac{R_1 V_{DD12}}{(R_1 + R_2)} (e^{\frac{-1}{C_{g1}(R_1 \parallel R_2)}t} - 1) \leq X \quad (24)$$

$$t_{up\_on} \geq -C_{g1} (R_1 \parallel R_2) \ln \left[ \frac{R_1 + R_2}{R_1 V_{DD12}} X + 1 \right] \quad (25)$$

一般而  $t_{ON}$  會是  $\mu s$  等級，因此可忽略  $ns$  等級的 MOSFET 充  $C_{ds}$  時間。

當 UGB2 關閉，可列出方程式：

$$\frac{dQ_{g1}}{dt} = \frac{V_{DD12} - V_{g1}}{R_1} \quad (26)$$

$$Q_{g1} = C_{g1} \times V_{g1} \quad (27)$$

由 (26), (27) 化簡：

$$C_{g1} \times \frac{dV_{g1}}{dt} = \frac{V_{DD12} - V_{g1}}{R_1} \quad (28)$$

$$\frac{dV_{g1}}{dt} + \frac{V_{g1}}{C_{g1}R_1} = \frac{V_{DD12}}{C_{g1}R_1} \quad (29)$$

積分因子：

$$e^{\int \left[\frac{1}{C_{g1}R_1}\right] dt} = e^{\frac{1}{C_{g1}R_1}t} \quad (30)$$

同乘積分因子：

$$\frac{d\left(V_{g1}e^{\frac{1}{C_{g1}R_1}t}\right)}{dt} = \frac{V_{DD12}}{C_{g1}R_1} e^{\frac{1}{C_{g1}R_1}t} \quad (31)$$

$$\int d\left(V_{g1}e^{\frac{1}{C_{g1}R_1}t}\right) = \int \frac{V_{DD12}}{C_{g1}R_1} e^{\frac{1}{C_{g1}R_1}t} dt \quad (32)$$

$$V_{g1}e^{\frac{1}{C_{g1}R_1}t} = V_{DD12}e^{\frac{1}{C_{g1}R_1}t} + K \quad (33)$$

$$V_{g1} = V_{DD12} + Ke \frac{-1}{C_{g1}R_1} t \quad (34)$$

(34) 代入初始值求解 Turn Off 方程式：當  $t = 0$ ,  $V_{g1} = \frac{R_2 V_{DD12}}{R_1 + R_2}$

可解出方程式：

$$V_{g1} = V_{DD12} - \frac{R_1 V_{DD12}}{R_1 + R_2} e^{\frac{-1}{C_{g1}R_1} t} \quad (35)$$

因此要達到 Turn Off voltage  $\geq X$  (V)，所需時間為：

$$-\frac{R_1 V_{DD12}}{R_1 + R_2} e^{\frac{-1}{C_{g1}R_1} t} \geq X \quad (36)$$

$$t_{up\_off} \geq -C_{g1}R_1 \ln \left[ -\frac{R_1 + R_2}{R_1 V_{DD12}} X \right] \quad (37)$$

**B、計算下橋導通和關閉時間：**

套用電容充放電公式，可得：

$$t_{down\_on} \geq C_{g2}R_3 \ln \left[ \frac{V_{DD12}}{V_{DD12}-Y} \right] \quad (38)$$

$$t_{down\_off} \geq C_{g2}R_3 \ln \left[ \frac{V_{DD12}}{Y} \right] \quad (39)$$

**C、計算 Dead Time 並考慮電容電阻誤差**

假設電阻誤差 A (%), 電容誤差 B (%), 假設晶片 dead time = 0, 則

$$TU_{gate\_dead\_time\_rising} (Min.) = t_{up\_on} (Min.) - t_{down\_off} (Max.)$$

$$\sim -C_{g1}(R_1 \parallel R_2) \ln \left[ \frac{R_1 + R_2}{R_1 V_{DD12}} X + 1 \right] (1-A-B) - C_{g2}R_3 \ln \left[ \frac{V_{DD12}}{Y} \right] (1+A+B) \quad (40)$$

$$TU_{gate\_dead\_time\_rising} (Max.) =$$

$$\sim -C_{g1}(R_1 \parallel R_2) \ln \left[ \frac{R_1 + R_2}{R_1 V_{DD12}} X + 1 \right] (1+A+B) - C_{g2}R_3 \ln \left[ \frac{V_{DD12}}{Y} \right] (1-A-B) \quad (41)$$

$$TU_{gate\_dead\_time\_falling} (Min.) = t_{down\_on} (Min.) - t_{up\_off} (Max.)$$

$$\sim C_{g2}R_3 \ln \left[ \frac{V_{DD12}}{V_{DD12}-Y} \right] (1-A-B) + C_{g1}R_1 \ln \left[ -\frac{R_1 + R_2}{R_1 V_{DD12}} X \right] (1+A+B) \quad (42)$$

$$TU_{gate\_dead\_time\_falling} (Max.) =$$

$$\sim C_{g2}R_3 \ln \left[ \frac{V_{DD12}}{V_{DD12}-Y} \right] (1+A+B) + C_{g1}R_1 \ln \left[ -\frac{R_1 + R_2}{R_1 V_{DD12}} X \right] (1-A-B) \quad (43)$$

## 相關資源

立錡科技電子報

[訂閱立錡科技電子報](#)

### **Richtek Technology Corporation**

14F, No. 8, Tai Yuen 1<sup>st</sup> Street, Chupei City

Hsinchu, Taiwan, R.O.C.

Tel: 886-3-5526789

Richtek products are sold by description only. Richtek reserves the right to change the circuitry and/or specifications without notice at any time. Customers should obtain the latest relevant information and data sheets before placing orders and should verify that such information is current and complete. Richtek cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Richtek product. Information furnished by Richtek is believed to be accurate and reliable. However, no responsibility is assumed by Richtek or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Richtek or its subsidiaries.